

## HT4192 接觸式唯讀識別裝置

### HT4192 獨有特性

- 唯一的 48 位元序列號。
- 用於接觸控制的電子密鑰。
- 用於資料完整性測試的 8 位元 CRC 校驗碼。
- 讀取時間可在 5ms 以內。
- 溫度範圍 $-40^{\circ}\text{C} \sim +85^{\circ}\text{C}$ 。

### 特點

- 工廠刻入檢測過的 64 位元註冊碼 (8 位元家族碼+48 位元序列碼+8 位元 CRC 校驗碼)，沒有任何兩個註冊碼是相同的，這確保每一個是獨一無二的。
- 短時間接觸實現數位識別。
- 通過單線與主機進行資料通信，傳輸速率可達 16.3kbps，經濟實惠。

### HT4192 概述

HT4192 可作為自動識別系統的電子註冊號，內含一個工廠刻入的 64 位元 ROM，其中包括 48 位元唯一序列碼、8 位元 CRC 校驗碼和 8 位元家族碼 (01H)，僅通過一個信號引線和一個地回路來串列傳送。典型應用包括訪問控制、工作流程跟蹤、管理工具和庫存控制等。

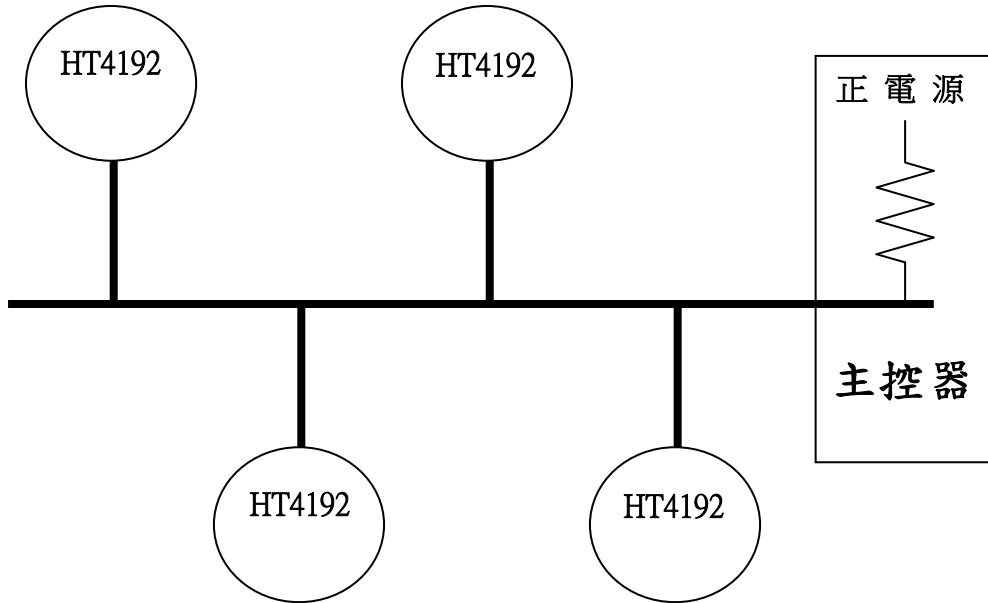
### 操作方式

HT4192 內建 ROM，僅由單一資料線訪問。依據 HT-WIRE 協議可以從中提取 48 位元序列碼、8 位元家族碼和 8 位元 CRC 校驗碼。通信協定規定單一信號線的收發按照特殊時序下的單一信號線狀態進行，由主機發出的同步脈衝下降緣初始化。所有資料讀寫都按照低準位在前的原則。

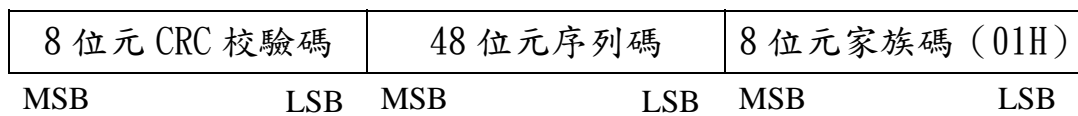
### 硬體配置

HT-WIRE 僅定義單一信號線，所以讓單一信號線上每個 HT4192 都在適當的時刻運行是非常重要的。為便於達到這一目的，每一個接入 HT-WIRE 單一信號線的 HT4192 都採用 open-drain 連接或三態輸出。HT4192 為 open-drain 輸出，內部等效電路(如圖 2 所示)。單一信號線主控器可以採用與其一致的等效電路。如果沒有可利用的雙向引腳，可將獨立的輸入、輸出腳連接起來用。在主控制器端需加一個上拉電阻，單一信號線控制器的等效電路請參見圖 3。在短距離傳輸情況下約需一個  $5\text{K}\Omega$  上拉電阻。一個多點系統由一個 HT-WIRE 單一信號線和連接在上面的多個 HT4192 組成。

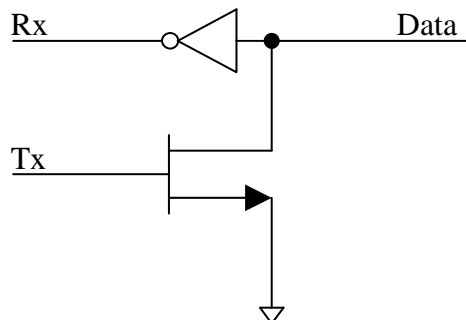
HT-WIRE 單一信號線的最高資料傳輸率為 16.3kbps。要注意的是 HT-WIRE 單一信號線的閒置狀態為高準位。不管是何種原因，當傳輸操作過程需要暫停下來，且要求傳送過程還能繼續，則單一信號線必須處於閒置狀態；如果情況不是這樣或者單一信號線保持低準位元超過  $120\mu s$ ，那單一信號線上的所有 HT4192 將要復位。



### HT4192 記憶體圖 (圖 1)

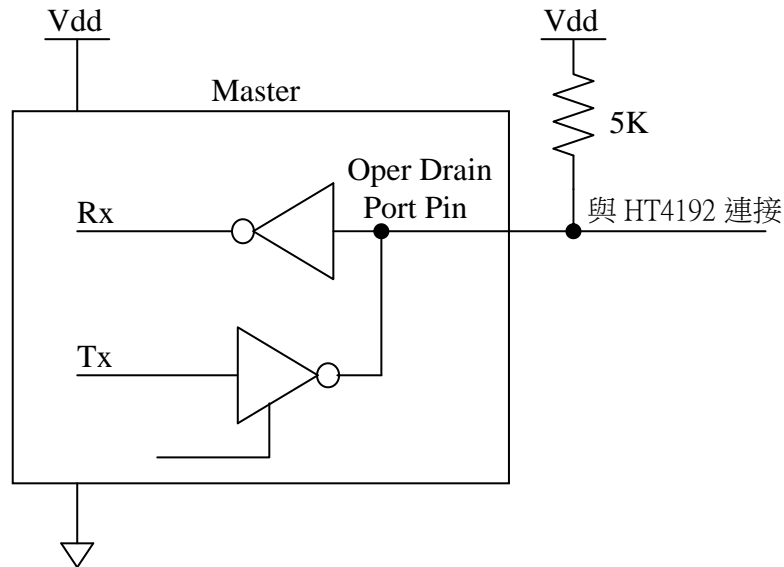


### HT4192 等效電路 (圖 2)

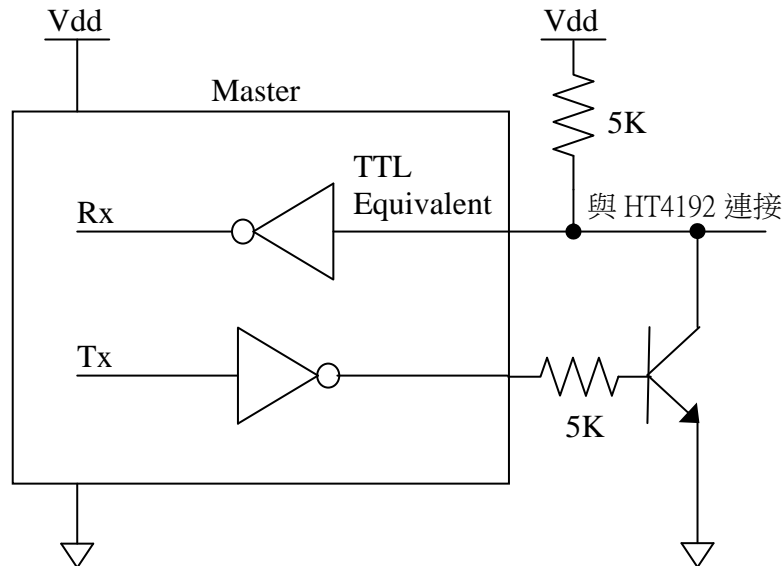


主控器介面等效電路 (圖 3)

(A) Open Drain



(B) Standard TTL



## 處理流程

HT4192 在 HT-WIRE 單一信號線上的資料訪問命令流程如下所示：

- 初始化。
- ROM 功能命令。
- 讀取數據。

## 初始化

HT-WIRE 單一信號線上所有的傳輸操作均由初始化序列開始。初始化序列由主控器發出的重置脈沖(Reset Pulse)和 HT4192 發出的線上應答脈沖(Presence Pulse)組成。

線上應答脈沖使主控器檢測到 HT4192 在匯流排上，並且已準備就緒。詳細內容請參閱 HT-WIRE 時序說明一節。

## ROM 功能命令

一旦主控器檢測到應答脈沖，就可以發出 ROM 功能命令。所有 ROM 操作命令的長度為 8 位元。以下列出了這些命令的簡要介紹（流程圖參見圖 4）。

### Read Rom [33H]或[0FH]

此命令允許單一信號線上主控器讀取 HT4192 的 8 位元家族碼、唯一的 48 位元序列碼和 8 位元 CRC 校驗碼。此命令僅當單一信號線上只有一個 HT4192 時可以使用。

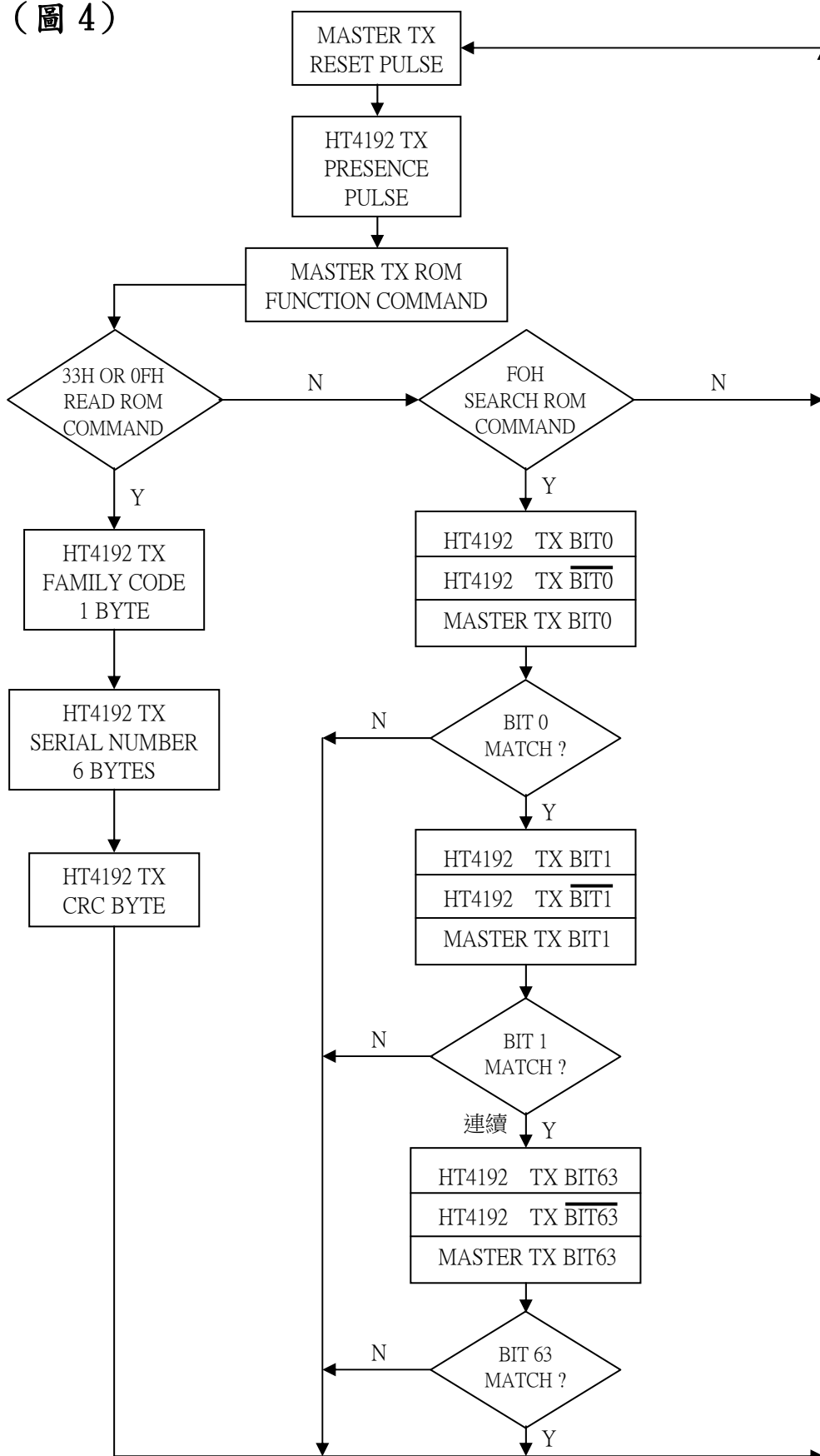
若單一信號線上的 HT4192 超過一個，當各 HT4192 同時發送時將會引發資料沖突。HT4192 的 Read ROM 功能可以由 33H 或 0FH 命令實現，但針對 64 位元 ROM 資料的命令，HT4192 只回應 0FH 命令。

### Search ROM [F0H]

當一個系統啟動初始化時，單一信號線主控器可能並不知道有什麼設備在 HT-WIRE 單一信號線上或不知道它們的 64 位元 ROM 碼。Search ROM 命令允許單一信號線主控器採用排除法來確認單一信號線上所有設備的 64 位元 ROM 碼。

具體的 ROM 搜索方法是反復執行一個簡單的三步程式。讀一位元，讀該位元的補數然後寫入其期望值。單一信號線主控器將對 ROM 中的所有位元執行這三步程式。在此操作全部審查通過之後，主控器就能讀出每個 HT4192 ROM 中的內容了。

功能流程 (圖 4)



## HT-WIRE 時序說明

HT4192 需要嚴格的通信協定來確保資料的完整性，此協定載單線上定義了四種類型的信號；包括重置脈衝和線上應答脈衝的復位過程、寫 0 (Write 0)、寫 1 (Write 1) 和讀數據 (Read Data)。除了線上脈衝以外，其它類型的信號都由主控器啟動。

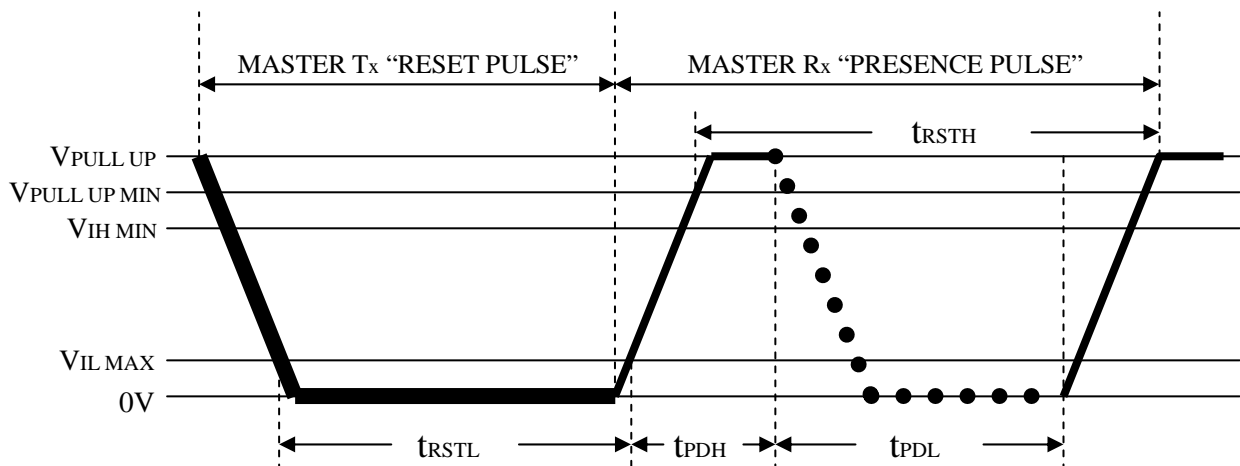
HT4192 進行任何通信都要進行初始化處理（如圖 5 所示）。一個復位脈衝緊跟一個線上應答脈衝表明 HT4192 就緒，可執行恰當的 ROM 命令進行資料收發。

單一信號線主控器發送 (TX) 一個復位脈衝（一個至少  $480 \mu s$  的低準位），然後單一信號線主控器釋放信號線進入接收模式 (RX)。HT4192 單一信號線此時被  $5K\Omega$  上拉電阻拉至高準位，當檢測到資料線上信號的上升緣後，HT4192 等待 ( $t_{PDH}$  ,  $15 \mu s \sim 60 \mu s$ ) 然後發送線上應答脈衝 ( $t_{PDL}$  ,  $60 \mu s \sim 240 \mu s$ )。

## 讀/寫時序

讀/寫時序的定義如圖 6 所示，主控器將資料線置低，初始化所有時序在資料線的下降緣通過觸發 HT4192 中的延時電路，使得 HT4192 與主機同步，在寫時序期間延時電路決定何時 HT4192 對資料線進行採樣，至於讀數據的時序如果傳輸的是 0，延時電路將決定 HT4192 要高於主控器寫 1，即拉低資料線多長時間，如果資料位元是 1，則鈕扣保持讀數據的時序不變。

## 初始化過程復位和線上應答脈衝（圖 5）



$$480 \mu s \leq t_{RSTL} < \infty^*$$

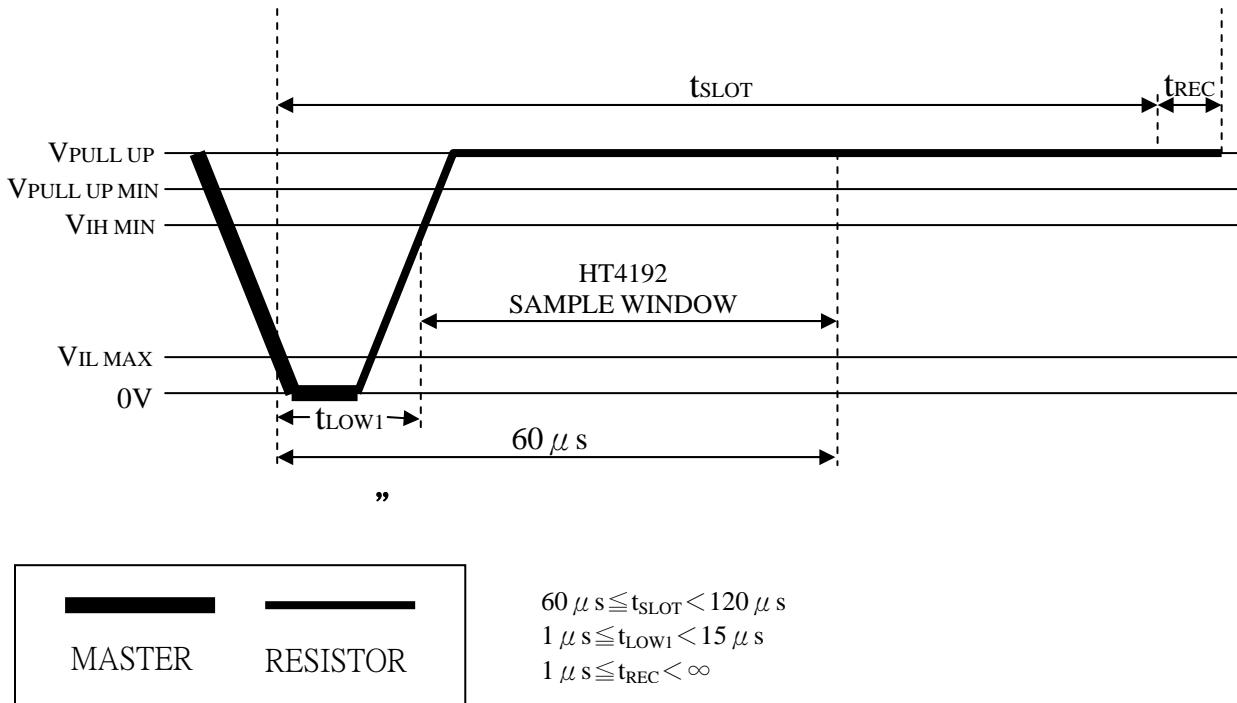
$$480 \mu s \leq t_{RSTH} < \infty \text{ (包括恢復時間)}$$

$$15 \mu s \leq t_{PDH} < 60 \mu s$$

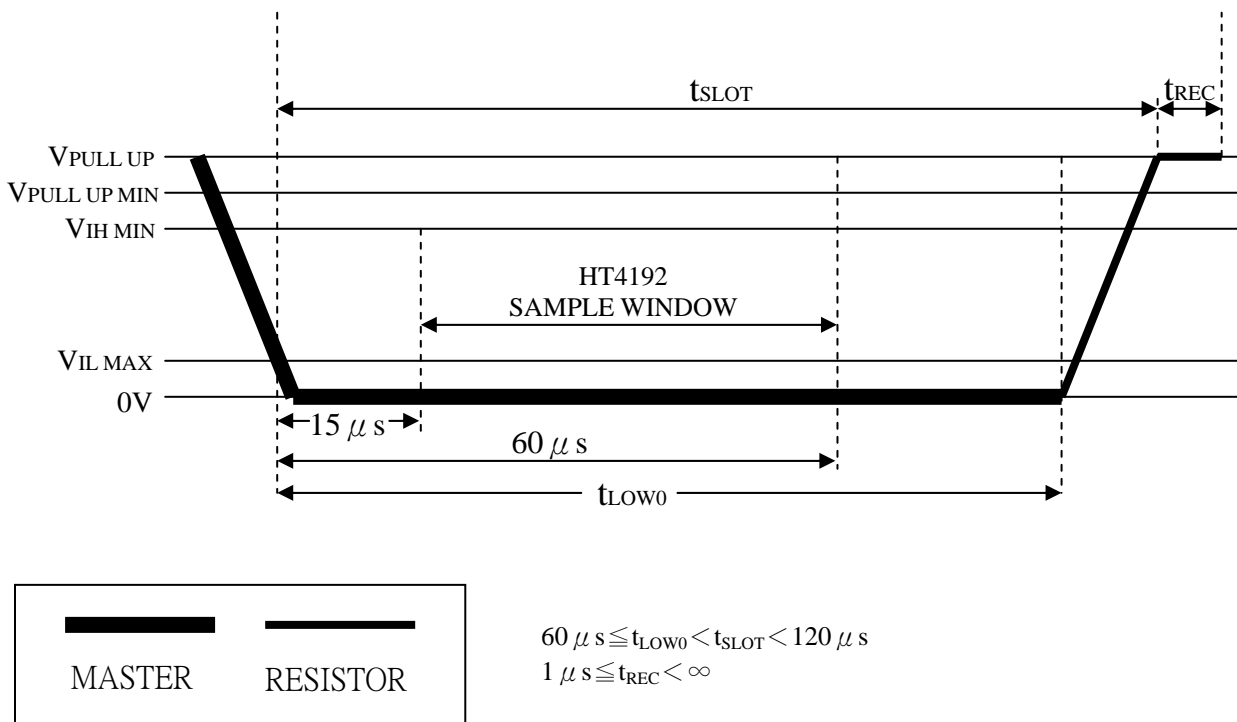
$$60 \mu s \leq t_{PDL} < 240 \mu s$$

\*為了保證 HT-Wire 總線上其它從機設備的中斷信號不被屏蔽掉，必須使  $t_{RSTL} + t_{RSTH}$  始終小於  $960 \mu s$ 。

寫 1 的時序 (圖 6)

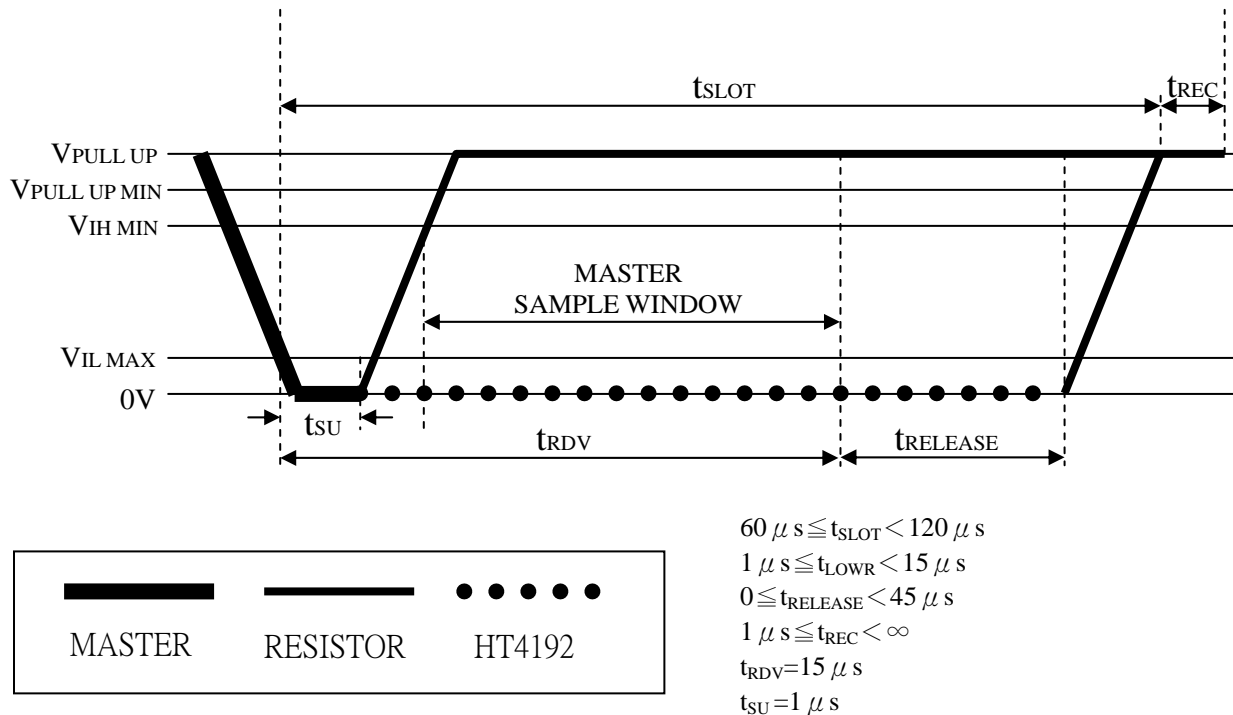


寫 0 的時序 (圖 7)





讀取資料的時序 (圖 8)



CRC 校驗組合語言程式 (表 1)

DO_CRC:	PUSH ACC	;save the accumulator
	PUSH B	;save the B register
	PUSH ACC	;save bits to be shifted
	MOV B, #8	;set shift=8 bits
CRC_LOOP:	XRL A, CRC	;calculate CRC
	RRC A	;move it to the carry
	MOV A, CRC	;get the last CRC value
	JNC ZERO	;skip if data=0
	XRL A, #18H	;update the CRC value
ZERO:	RRC A	;position the new CRC
	MOV CRC, A	;store the new CRC
	POP ACC	;get the remaining bits
	RR A	;position the next bit
	PUSH ACC	;save the remaining bits
	DJNZ B, CRC_LOOP	;repeat for 8 bits
	POP ACC	;clean up the stack
	POP B	;restore the B register
	POP ACC	;restore the accumulator
	RET	



## CRC 校驗碼的產生

為驗證從 HT4192 發送過來的資料有效性，單一信號線主控器將根據收到的資料產生一個 CRC 值。產生的校驗碼將與儲存在 HT4192 的最後 8 位元資料進行比較。單一信號線主控器根據 8 位元家族碼和 48 位元識別碼計算 CRC 值，但不處理記錄在 HT4192 中的 CRC 值。如果兩個 CRC 值一致，則這次發送確認成功。

表 1 列出了產生 CRC 校驗碼的組合語言程式。DO\_CRC 函數計算所有通過累加器位元組的累計 CRC。需說明，CRC 變數應在程式執行前被初始化為 0。資料的每一位元組放入累加器，調用 DO\_CRC 函數依次更新 CRC 變數。當所有資料經過 DO\_CRC 函數處理後，得到的 CRC 變數就是所求值。此程式的等效多項式如下：

$$CRC = X^8 + X^5 + X^4 + 1$$

## 極限參數

任一腳對地電壓 -0.5V ~ +7.0V。

工作溫度 -40°C ~ +85°C。

儲存溫度 -55°C ~ +125°C。

\* 這是 HT4192 所能承受的極限值。在不超出極限參數的前提下，要使 HT4192 正常工作還需保證不超出特性參數列表中的限定條件。如果 HT4192 長時間處於這些極限參數下會影響其可靠性。

## 直流電特性 (VPUP=2.8V~6.0V ; -40°C ~ +85°C)

參數	符號	最小	典型	最大	單位
邏輯 1	V <sub>IH</sub>	2.2		VCC+0.3	V
邏輯 0	V <sub>IL</sub>	-0.3		+0.8	V
輸出邏輯準位低	V <sub>OL</sub>			0.4	V
輸出邏輯準位高	V <sub>OH</sub>		V <sub>PUP</sub>	6.0	V

## 電容 (TA=25°C)

參數	符號	最小	典型	最大	單位
I/O (HT-WIRE)	C <sub>IN/OUT</sub>		100	800	pF

交流電特性 (V<sub>PUP</sub>=2.8V~6.0V ; -40°C~+85°C)

參數	符號	最小	典型	最大	單位
時隙	t <sub>SLOT</sub>	60		120	μs
寫 1 低準位時間	t <sub>LOW1</sub>	1		15	μs
寫 0 低準位時間	t <sub>LOW0</sub>	60		120	μs
讀數據有效	t <sub>RDV</sub>	15 (精確值)			μs
釋放時間	t <sub>RELEASE</sub>	0	15	45	μs
讀數據建立時間	t <sub>SU</sub>			1	μs
恢復時間	t <sub>REC</sub>	1			μs
復位高準位時間	t <sub>RSTH</sub>	480			μs
復位低準位時間	t <sub>RSTL</sub>	480			μs
線上檢測高準位	t <sub>PDH</sub>	15		60	μs
線上檢測低準位	t <sub>PDL</sub>	60		240	μs

CHIP PAD 位置示意圖

